

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-260955

(43)Date of publication of application : 16.09.1992

(51)Int.Cl.

G06F 13/28

G06F 13/28

(21)Application number : 03-152681

(71)Applicant : NEC CORP

(22)Date of filing : 25.06.1991

(72)Inventor : MIURA KATSUMI
MIHIRA HIROKO

(30)Priority

Priority number : 02165915
02237416

Priority date : 25.06.1990
07.09.1990

Priority country : JP

JP

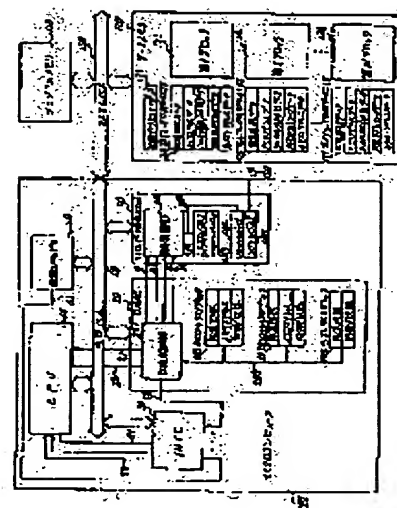
(54) MICROCOMPUTER

(57)Abstract:

PURPOSE: To shorten a period from the end of a transfer execution state up to its start and to attain rapid operation by providing a DMA controller with two storage means for storing current DMA transfer information and succeeding DMA transfer information.

CONSTITUTION: A microcomputer 100 is constituted of a CPU 10, the DMA controller 20 to be a peripheral unit, an interruption controller 30, a serial data receiving unit 40, and the other peripheral unit 50. The DMA controller 20 includes a current register block 202 for storing information necessary for current DMA transfer, a next register block 203 for storing information necessary for DMA transfer to be executed next and a save register block 204 for storing the transfer frequency information of the block 202 and control/state information.

Consequently the switching of DMA transfer can rapidly be executed and a transfer inhibiting period can be shortened.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-260955

(43) 公開日 平成4年(1992)9月16日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 13/28	3 1 0 H	7052-5B		
	L	7052-5B		
	P	7052-5B		
	3 3 0	7052-5B		

審査請求 未請求 請求項の数 7 (全 10 頁)

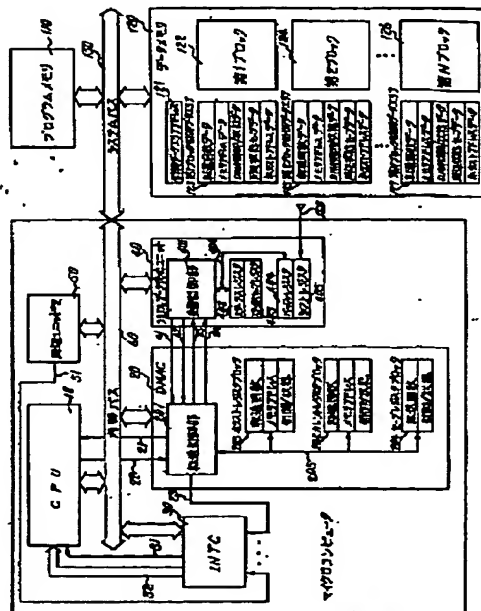
(21) 出願番号	特願平3-152681	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成3年(1991)6月25日	(72) 発明者	三浦 勝巳 東京都港区芝五丁目7番1号日本電気株式 会社内
(31) 優先権主張番号	特願平2-165915	(72) 発明者	三平 裕子 東京都港区芝5丁目7番1号日本電気株式 会社内
(32) 優先日	平2(1990)6月25日	(74) 代理人	弁理士 内原 晋
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平2-237416		
(32) 優先日	平2(1990)9月7日		
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 マイクロコンピュータ

(57) 【要約】

【構成】 マイクロコンピュータに内蔵されたDMAコントローラ20はカレントレジスタブロック202にストアのDMA転送に必要な情報を用いて周辺ユニット40およびメモリ120間のデータ転送を実行する。DMAコントローラ20には次に起動すべきDMA転送に必要な情報がストアされたネクストレジスタブロック203がさらに設けられている。カレントレジスタブロック202のストア情報を用いたDMA転送が終了すると、ネクストレジスタブロック203のストア情報によるDMA転送が起動される。

【効果】 したがって、DMAコントローラ20はCPU10による情報の再設定を待つことなく、その後のデータ転送要求にもとづくDMA転送を実行できる。



1

【特許請求の範囲】

【請求項1】 CPUと周辺ユニットからのデータ転送要求に応答して前記周辺ユニットおよびメモリ間のデータ転送を実行するDMAコントローラとを備え、前記DMAコントローラは、現在のDMA転送を実行するに必要な第1の情報をストアする第1の記憶手段と、前記現在のDMA転送の終了後に起動すべき次のDMA転送に必要な第2の情報をストアする第2の記憶手段と、前記第1の情報を用いて前記データ転送要求に応答してデータ転送を実行する実行手段と、前記第1の情報を用いたDMA転送の終了状態に応答して前記実行手段に前記第2の10 20 30 40 50 60 70 80 90 100 110 120 130 140 150 160 170 180 190 200 210 220 230 240 250 260 270 280 290 300 310 320 330 340 350 360 370 380 390 400 410 420 430 440 450 460 470 480 490 500 510 520 530 540 550 560 570 580 590 600 610 620 630 640 650 660 670 680 690 700 710 720 730 740 750 760 770 780 790 800 810 820 830 840 850 860 870 880 890 900 910 920 930 940 950 960 970 980 990 1000 1010 1020 1030 1040 1050 1060 1070 1080 1090 1100 1110 1120 1130 1140 1150 1160 1170 1180 1190 1200 1210 1220 1230 1240 1250 1260 1270 1280 1290 1300 1310 1320 1330 1340 1350 1360 1370 1380 1390 1400 1410 1420 1430 1440 1450 1460 1470 1480 1490 1500 1510 1520 1530 1540 1550 1560 1570 1580 1590 1600 1610 1620 1630 1640 1650 1660 1670 1680 1690 1700 1710 1720 1730 1740 1750 1760 1770 1780 1790 1800 1810 1820 1830 1840 1850 1860 1870 1880 1890 1900 1910 1920 1930 1940 1950 1960 1970 1980 1990 2000 2010 2020 2030 2040 2050 2060 2070 2080 2090 2100 2110 2120 2130 2140 2150 2160 2170 2180 2190 2200 2210 2220 2230 2240 2250 2260 2270 2280 2290 2300 2310 2320 2330 2340 2350 2360 2370 2380 2390 2400 2410 2420 2430 2440 2450 2460 2470 2480 2490 2500 2510 2520 2530 2540 2550 2560 2570 2580 2590 2600 2610 2620 2630 2640 2650 2660 2670 2680 2690 2700 2710 2720 2730 2740 2750 2760 2770 2780 2790 2800 2810 2820 2830 2840 2850 2860 2870 2880 2890 2900 2910 2920 2930 2940 2950 2960 2970 2980 2990 3000 3010 3020 3030 3040 3050 3060 3070 3080 3090 3100 3110 3120 3130 3140 3150 3160 3170 3180 3190 3200 3210 3220 3230 3240 3250 3260 3270 3280 3290 3300 3310 3320 3330 3340 3350 3360 3370 3380 3390 3400 3410 3420 3430 3440 3450 3460 3470 3480 3490 3500 3510 3520 3530 3540 3550 3560 3570 3580 3590 3600 3610 3620 3630 3640 3650 3660 3670 3680 3690 3700 3710 3720 3730 3740 3750 3760 3770 3780 3790 3800 3810 3820 3830 3840 3850 3860 3870 3880 3890 3900 3910 3920 3930 3940 3950 3960 3970 3980 3990 4000 4010 4020 4030 4040 4050 4060 4070 4080 4090 4100 4110 4120 4130 4140 4150 4160 4170 4180 4190 4200 4210 4220 4230 4240 4250 4260 4270 4280 4290 4300 4310 4320 4330 4340 4350 4360 4370 4380 4390 4400 4410 4420 4430 4440 4450 4460 4470 4480 4490 4500 4510 4520 4530 4540 4550 4560 4570 4580 4590 4600 4610 4620 4630 4640 4650 4660 4670 4680 4690 4700 4710 4720 4730 4740 4750 4760 4770 4780 4790 4800 4810 4820 4830 4840 4850 4860 4870 4880 4890 4900 4910 4920 4930 4940 4950 4960 4970 4980 4990 5000 5010 5020 5030 5040 5050 5060 5070 5080 5090 5100 5110 5120 5130 5140 5150 5160 5170 5180 5190 5200 5210 5220 5230 5240 5250 5260 5270 5280 5290 5300 5310 5320 5330 5340 5350 5360 5370 5380 5390 5400 5410 5420 5430 5440 5450 5460 5470 5480 5490 5500 5510 5520 5530 5540 5550 5560 5570 5580 5590 5600 5610 5620 5630 5640 5650 5660 5670 5680 5690 5700 5710 5720 5730 5740 5750 5760 5770 5780 5790 5800 5810 5820 5830 5840 5850 5860 5870 5880 5890 5900 5910 5920 5930 5940 5950 5960 5970 5980 5990 6000 6010 6020 6030 6040 6050 6060 6070 6080 6090 6100 6110 6120 6130 6140 6150 6160 6170 6180 6190 6200 6210 6220 6230 6240 6250 6260 6270 6280 6290 6300 6310 6320 6330 6340 6350 6360 6370 6380 6390 6400 6410 6420 6430 6440 6450 6460 6470 6480 6490 6500 6510 6520 6530 6540 6550 6560 6570 6580 6590 6600 6610 6620 6630 6640 6650 6660 6670 6680 6690 6700 6710 6720 6730 6740 6750 6760 6770 6780 6790 6800 6810 6820 6830 6840 6850 6860 6870 6880 6890 6900 6910 6920 6930 6940 6950 6960 6970 6980 6990 7000 7010 7020 7030 7040 7050 7060 7070 7080 7090 7100 7110 7120 7130 7140 7150 7160 7170 7180 7190 7200 7210 7220 7230 7240 7250 7260 7270 7280 7290 7300 7310 7320 7330 7340 7350 7360 7370 7380 7390 7400 7410 7420 7430 7440 7450 7460 7470 7480 7490 7500 7510 7520 7530 7540 7550 7560 7570 7580 7590 7600 7610 7620 7630 7640 7650 7660 7670 7680 7690 7700 7710 7720 7730 7740 7750 7760 7770 7780 7790 7800 7810 7820 7830 7840 7850 7860 7870 7880 7890 7900 7910 7920 7930 7940 7950 7960 7970 7980 7990 8000 8010 8020 8030 8040 8050 8060 8070 8080 8090 8100 8110 8120 8130 8140 8150 8160 8170 8180 8190 8200 8210 8220 8230 8240 8250 8260 8270 8280 8290 8300 8310 8320 8330 8340 8350 8360 8370 8380 8390 8400 8410 8420 8430 8440 8450 8460 8470 8480 8490 8500 8510 8520 8530 8540 8550 8560 8570 8580 8590 8600 8610 8620 8630 8640 8650 8660 8670 8680 8690 8700 8710 8720 8730 8740 8750 8760 8770 8780 8790 8800 8810 8820 8830 8840 8850 8860 8870 8880 8890 8900 8910 8920 8930 8940 8950 8960 8970 8980 8990 9000 9010 9020 9030 9040 9050 9060 9070 9080 9090 9100 9110 9120 9130 9140 9150 9160 9170 9180 9190 9200 9210 9220 9230 9240 9250 9260 9270 9280 9290 9300 9310 9320 9330 9340 9350 9360 9370 9380 9390 9400 9410 9420 9430 9440 9450 9460 9470 9480 9490 9500 9510 9520 9530 9540 9550 9560 9570 9580 9590 9600 9610 9620 9630 9640 9650 9660 9670 9680 9690 9700 9710 9720 9730 9740 9750 9760 9770 9780 9790 9800 9810 9820 9830 9840 9850 9860 9870 9880 9890 9900 9910 9920 9930 9940 9950 9960 9970 9980 9990 10000 10010 10020 10030 10040 10050 10060 10070 10080 10090 10100 10110 10120 10130 10140 10150 10160 10170 10180 10190 10200 10210 10220 10230 10240 10250 10260 10270 10280 10290 10300 10310 10320 10330 10340 10350 10360 10370 10380 10390 10400 10410 10420 10430 10440 10450 10460 10470 10480 10490 10500 10510 10520 10530 10540 10550 10560 10570 10580 10590 10600 10610 10620 10630 10640 10650 10660 10670 10680 10690 10700 10710 10720 10730 10740 10750 10760 10770 10780 10790 10800 10810 10820 10830 10840 10850 10860 10870 10880 10890 10900 10910 10920 10930 10940 10950 10960 10970 10980 10990 11000 11010 11020 11030 11040 11050 11060 11070 11080 11090 11100 11110 11120 11130 11140 11150 11160 11170 11180 11190 11200 11210 11220 11230 11240 11250 11260 11270 11280 11290 11300 11310 11320 11330 11340 11350 11360 11370 11380 11390 11400 11410 11420 11430 11440 11450 11460 11470 11480 11490 11500 11510 11520 11530 11540 11550 11560 11570 11580 11590 11600 11610 11620 11630 11640 11650 11660 11670 11680 11690 11700 11710 11720 11730 11740 11750 11760 11770 11780 11790 11800 11810 11820 11830 11840 11850 11860 11870 11880 11890 11900 11910 11920 11930 11940 11950 11960 11970 11980 11990 12000 12010 12020 12030 12040 12050 12060 12070 12080 12090 12100 12110 12120 12130 12140 12150 12160 12170 12180 12190 12200 12210 12220 12230 12240 12250 12260 12270 12280 12290 12300 12310 12320 12330 12340 12350 12360 12370 12380 12390 12400 12410 12420 12430 12440 12450 12460 12470 12480 12490 12500 12510 12520 12530 12540 12550 12560 12570 12580 12590 12600 12610 12620 12630 12640 12650 12660 12670 12680 12690 12700 12710 12720 12730 12740 12750 12760 12770 12780 12790 12800 12810 12820 12830 12840 12850 12860 12870 12880 12890 12900 12910 12920 12930 12940 12950 12960 12970 12980 12990 13000 13010 13020 13030 13040 13050 13060 13070 13080 13090 13100 13110 13120 13130 13140 13150 13160 13170 13180 13190 13200 13210 13220 13230 13240 13250 13260 13270 13280 13290 13300 13310 13320 13330 13340 13350 13360 13370 13380 13390 13400 13410 13420 13430 13440 13450 13460 13470 13480 13490 13500 13510 13520 13530 13540 13550 13560 13570 13580 13590 13600 13610 13620 13630 13640 13650 13660 13670 13680 13690 13700 13710 13720 13730 13740 13750 13760 13770 13780 13790 13800 13810 13820 13830 13840 13850 13860 13870 13880 13890 13900 13910 13920 13930 13940 13950 13960 13970 13980 13990 14000 14010 14020 14030 14040 14050 14060 14070 14080 14090 14100 14110 14120 14130 14140 14150 14160 14170 14180 14190 14200 14210 14220 14230 14240 14250 14260 14270 14280 14290 14300 14310 14320 14330 14340 14350 14360 14370 14380 14390 14400 14410 14420 14430 14440 14450 14460 14470 14480 14490 14500 14510 14520 14530 14540 14550 14560 14570 14580 14590 14600 14610 14620 14630 14640 14650 14660 14670 14680 14690 14700 14710 14720 14730 14740 14750 14760 14770 14780 14790 14800 14810 14820 14830 14840 14850 14860 14870 14880 14890 14900 14910 14920 14930 14940 14950 14960 14970 14980 14990 15000 15010 15020 15030 15040 15050 15060 15070 15080 15090 15100 15110 15120 15130 15140 15150 15160 15170 15180 15190 15200 15210 15220 15230 15240 15250 15260 15270 15280 15290 15300 15310 15320 15330 15340 15350 15360 15370 15380 15390 15400 15410 15420 15430 15440 15450 15460 15470 15480 15490 15500 15510 15520 15530 15540 15550 15560 15570 15580 15590 15600 15610 15620 15630 15640 15650 15660 15670 15680 15690 15700 15710 15720 15730 15740 15750 15760 15770 15780 15790 15800 15810 15820 15830 15840 15850 15860 15870 15880 15890 15900 15910 15920 15930 15940 15950 15960 15970 15980 15990 16000 16010 16020 16030 16040 16050 16060 16070 16080 16090 16100 16110 16120 16130 16140 16150 16160 16170 16180 16190 16200 16210 16220 16230 16240 16250 16260 16270 16280 16290 16300 16310 16320 16330 16340 16350 16360 16370 16380 16390 16400 16410 16420 16430 16440 16450 16460 16470 16480 16490 16500 16510 16520 16530 16540 16550 16560 16570 16580 16590 16600 16610 16620 16630 16640 16650 16660 16670 16680 16690 16700 16710 16720 16730 16740 16750 16760 16770 16780 16790 16800 16810 16820 16830 16840 16850 16860 16870 16880 16890 16900 16910 16920 16930 16940 16950 16960 16970 16980 16990 17000 17010 17020 17030 17040 17050 17060 17070 17080 17090 17100 17110 17120 17130 17140 17150 17160 17170 17180 17190 17200 17210 17220 17230 17240 17250 17260 17270 17280 17290 17300 17310 17320 17330 17340 17350 17360 17370 17380 17390 17400 17410 17420 17430 17440 17450 17460 17470 17480 17490 17500 17510 17520 17530 17540 17550 17560 17570 17580 17590 17600 17610 17620 17630 17640 17650 17660 17670 17680 17690 17700 17710 17720 17730 17740 17750 17760 17770 17780 17790 17800 17810 17820 17830 17840 17850 17860 17870 17880 17890 17900 17910 17920 17930 17940 17950 17960 17970 17980 17990 18000 18010 18020 18030 18040 18050 18060 18070 18080 18090 18100 18110 18120 18130 18140 18150 18160 18170 18180 18190 18200 18210 18220 18230 18240 18250 18260 18270 18280 18290 18300 18310 18320 18330 18340 18350 18360 18370 18380 18390 18400 18410 18420 18430 18440 18450 18460 18470 18480 18490 18500 18510 18520 18530 18540 18550 18560 18570 18580 18590 18600 18610 18620 18630 18640 18650 18660 18670 18680 18690 18700 18710 18720 18730 18740 18750 18760 18770 18780 18790 18800 18810 18820 18830 18840 18850 18860 18870 18880 18890 18900 18910 18920 18930 18940 18950 18960 18970 18980 18990 19000 19010 19020 19030 19040 19050 19060 19070 19080 19090 19100 19110 19120 19130 19140 19150 19160 19170 19180 19190 19200 19210 19220 19230 19240 19250 19260 19270 19280 19290 19300 19310 19320 19330 19340 19350 19360 19370 19380 19390 19400 19410 19420 19430 19440 19450 19460 19470 19480 19490 19500 19510 19520 19530 19540 19550 19560 19570 19580 19590 19600 19610 19620 19630 19640 19650 19660 19670 19680 19690 19700 19710 19720 19730 19740 19750 19760 19770 19780 19790 19800 19810 19820 19830 19840 19850 19860 19870 19880 19890 19900 19910 19920 19930 19940 19950 19960 19970 19980 19990 20000 20010 20020 20030 20040 20050 20060 20070 20080 20090 20100 20110 20120 20130 20140 20150 20160 20170 20180 20190 20200 20210 20220 20230 20240 20250 20260 20270 20280 20290 20300 20310 20320 20330 20340 20350 20360 20370 20380 20390 20400 20410 20420 20430 20440 20450 20460 20470 20480 20490 20500 20510 20520 20530 20540 20550 20560 20570 20580 20590 20600 20610 20620 20630 20640 20650 20660 20670 20680 20690 20700 20710 20720 20730 20740 20750 20760 20770 20780 20790 20800 20810 20820 20830 20840 20850 20860 20870 20880 20890 20900 20910 20920 20930 20940 20950 20960 20970 20980 20990 21000 21010 21020 21030 21040 21050 21060 21070 21080 21090 21100 21110 21120 21130 21140 21150 21160 21170 21180 21190 21200 21210 21220 21230 21240 21250 21260 21270 21280 21290 21300 21310 21320 21330 21340 21350 21360 21370 21380 21390 21400 21410 21420 21430 21440 21450 21460 21470 21480 21490 21500 21510 21520 21530 21540 21550 21560 21570 21580 21590 21600 21610 21620 21630 21640 21650 21660 21670 21680 21690 21700 21710 21720 21730 21740 21750 21760 21770 21780 21790 21800 21810 21820 21830 21840 21850 21860 21870 21880 21890 21900 21910 21920 21930 21940

3

ミナルカウンタレジスタに設定されたデータ数に達すると、DMAコントローラはCPUに対し割込み要求を発行する。同要求にもとづきCPUは割込み処理ルーチンを実行し、上記レジスタに対し必要な情報を再設定し、次のデータ転送を許可状態とする。

【0004】

【発明が解決しようとする課題】 DMAコントローラは、CPUに対して割込み要求を発行した時点から次のデータ転送に必要な情報が再設定される時点までの期間はデータ転送禁止状態となるが、この禁止期間に周辺ユニットがデータ転送要求を発行する場合がある。かかる要求は受け付けられず保留される。データ転送禁止期間の長さはDMAコントローラからの割込み要求の優先順位や同コントローラがサポートする転送チャンネル数に依存しているが、データ転送禁止期間が長いとデータ転送要求が保留されている周辺回路がその保留期間に再度データ転送要求を発行する状態となり得る。例えばシリアルデータ受信装置では、所定ビット数のデータを受信する毎にデータ転送要求を発行するが、前のデータがメモリに転送されないうちに次のデータの受信が完了すると前のデータは破壊されてしまい受信オーバーランエラーが発生する。他の例としてシリアルデータ受信装置では、次に送信すべきデータが転送されずに送信アンダーランエラーが発生する。受信オーバーランエラーや送信アンダーランエラーはシリアル回線が高速になるほど発生しやすくなる。受信/送信データバッファの段数を増加しても、その段数以上にデータ転送が保留されるとやはりエラーが生じるし、高速なシリアル回線に見合うように十分にバッファ段数を増加するとハードウェアの増大をもたらす。

【0005】したがって、本発明の目的は、現在のデータ転送実行状態の終了から次のデータ転送実行状態の開始までの期間を実質的になくしたDMAコントローラを有するマイクロコンピュータを提供することにある。

【0006】本発明の他の目的は、周辺ユニットからのデータ転送要求の保留によるエラーの発生を防止することができるDMAコントローラを内蔵したマイクロコンピュータを提供することにある。

【0007】本発明のさらに他の目的は、高速シリアル回線のためのシリアルデータ通信装置をサポートできるDMAコントローラを内蔵したマイクロコンピュータを提供することにある。

【0008】

【課題を解決するための手段】 本発明によるマイクロコンピュータは、CPUと周辺ユニットからのデータ転送要求にもとづき同ユニットとメモリとの間のデータ転送を実行するDMAコントローラとを備え、DMAコントローラは、現在のDMA転送を実行するに必要な第1の情報をストアする第1の記憶手段と、上記現在のDMA転送の終了後に起動すべき次のDMA転送に必要な第2

4

の情報をストアする第2の記憶手段と、上記第1の情報を用いて上記データ転送要求にもとづきデータ転送を実行する実行手段と、転送されたデータ数が上記第1の情報を用いて転送すべきデータ数に達したときに上記実行手段に上記第2の情報を用いてデータ転送を実行できるようにするとともにCPUに対し割込み要求を発行する手段とを有しており、上記実行手段は周辺ユニットからのその後のデータ転送要求にもとづき上記第2の情報を用いてデータ転送を実行することの特徴としている。

【0009】かかる構成により、転送したデータが判定数に達して現在のDMA転送が終了すると、実行手段は第2の情報によるDMA転送の実行可能状態となる。したがって、CPUによるDMA転送に必要な情報の再設定を待つことなく、周辺ユニットから引き続き発行されるデータ転送要求に応答して周辺ユニットとメモリとの間のデータ転送を実行することができる。

【0010】一方、CPUは現在のDMA転送の終了により発生される割込み要求にもとづきプログラム実行を中断し、上記次のDMA転送の終了後に起動すべきその次のDMA転送に必要な第3の情報をDMAコントローラに供給する。この第3の情報は、上記第2の情報が第2の記憶手段から第1の記憶手段にコピーされたときは第2の記憶手段にストアされ、実行手段が第2の記憶手段との間でやりとりするときは第1の記憶手段にストアされる。

【0011】

【実施例】以下、図面を参照しながら本発明の実施例を詳述する。

【0012】図1は本発明の第1実施例によるマイクロコンピュータ100を用いて構成されたマイクロコンピュータシステムを示すブロック図である。本マイクロコンピュータ100はCPU10と周辺ユニットとしてのDMAコントローラ(DMAC)20、割込みコントローラ(INTC)30、シリアルデータ受信ユニット40およびタイマ、カウンタ等の他のユニット50を有する。これらは同一の半導体基板上に構成され内部バス60で相互接続されている。

【0013】CPU10はシステムバス130を介して接続されたプログラムメモリ110から命令をフェッチして実行しオペランドデータに対する処理を行う。システムバス130にはデータメモリ120も接続されている。

【0014】INTC30はDMAC20および周辺ユニット50からの割込み要求信号23、51を含む複数の割込み要求信号を受け、二つ以上の割込み要求が同時に発生した場合は予め定められた優先順位に従ってそのうちの一つを選択し、CPU10に対し割込み処理要求信号31を発生するとともに割込みベクタ番号32を供給する。かかる割込み処理要求にもとづきCPU10は実行中のプログラム処理を一時中断し、そのときのプ

5

ログラムカウンタ、プログラムステータスワード、汎用レジスタ（すべて図示せず）をセーブして割込み処理ルーチンを実行する。

【0015】シリアルデータ受信ユニット40は、外部からシリアル回線150を介して供給されるシリアルデータを受信する。シリアルデータはシフトレジスタ405に順に取り込まれる。所定ビット数（例えば、8ビット）のデータを受信すると、同データはバッファレジスタ404に転送され、シフトレジスタ405は次のシリアルデータの受信に入る。バッファレジスタ404にデータが転送されると、受信制御部401はDMA転送要求信号42をアクティブにしDMA20にデータ転送を要求する。バッファレジスタ404に転送されたデータが、シリアルデータ転送の1フレームの終了を示すEOF（End Of Frame）コードのときは、ブロック切換信号41をアクティブにしてDMAC20にブロック切換を要求する。EOFコードを受信したことや受信データにエラーが発生したことはステータスレジスタ402に記録される。受信制御部401はDMAC20からのデータ出力指示信号25に同期してバッファレジスタ404の内容を内部バス60に出力する。また、DMAC20からのステータスセーブ指示信号24にตอบสนองしてステータスレジスタ402内の内容をステータスセーブレジスタ403にセーブする。

【0016】DMAC20は転送制御部201を有し、同制御部201はカレントレジスタブロック202にストアされている制御情報にもとづき、ユニット40とメモリ120間のDMAデータ転送を実行する。レジスタブロック202にストアされている制御情報は、データの転送回数を示す転送回数情報、メモリ120のアクセスアドレスを示すメモリアドレス情報、および制御/状態情報を有する。制御/状態情報には、DMAデータ転送の方向（すなわち、メモリから周辺ユニットあるいは周辺ユニットからメモリ、本実施例ではシリアル受信ユニット40からメモリ120への転送）、メモリアドレスの更新方向、DMA転送要求を受け付けてよいかどうかを示す転送要求受付許可情報を有し、さらに、DMA転送を次のブロックへ続けて実行してよいかどうかを示すブロック継続指示情報を含んでいる。DMAC20はさらに本発明に従って、ネクストレジスタブロック203およびセーブレジスタブロック204を有する。ネクストレジスタブロック203には現在のDMA転送の終了後に次に実行すべきDMA転送に必要な情報、すなわち、次のDMA転送の転送回数情報、メモリアドレス情報および制御/状態情報をストアする。セーブレジスタブロック204はカレントレジスタブロック202の転送回数情報と制御/状態情報とがセーブされる。転送制御部201はCPU10に対してホールド要求（HLDREQ）信号21を出力しCPU10からホールドアクノレッジ（HLDACK）信号22を受けてバス60、1

6

30の使用権を得、シリアル受信ユニット40からメモリ120へデータ転送を実行する。データ転送を実行する毎にカレントレジスタブロック202の転送回数は1減算されるとともにメモリアドレス202が更新される。転送回数が0となる、すなわち転送したデータ数が現在のDMA転送により指定されたデータ数に達するか又はユニット40からF0Fコード受信にもとづくブロックの切換要求信号41がアクティブとなると、カレントレジスタブロック202の転送回数情報と制御/状態情報がセーブレジスタブロック204にセーブされる。そして、セーブした制御/状態情報に含まれるブロック継続指示情報が「継続」を指示しているときは、ネクストレジスタブロック203の内容がカレントレジスタブロック202にコピーされ、割込み要求信号23が発生される。ブロック継続指示情報が「非継続」を指示しているときは、ネクストレジスタブロック203からカレントレジスタブロック202へのコピーが行われることなく割込み要求信号23が発生される。

【0017】データメモリ120はCPU10によって処理されるべきおよび処理されたオペランドデータをストアするが、さらに、シリアルデータ受信ユニット40によって受信されたデータが転送されるべきN個のブロック122, 124, ..., 126を有する。これらブロックの夫々に対応してブロック制御データエリア123, 125, ..., 127が設けられている。ブロック制御データエリアの夫々は、対応するブロックのサイズを示す転送回数データエリアと、対応するブロックの先頭アドレスを示すメモリアドレスデータエリアと、対応するブロックと受信ユニット40間のDMA転送における制御/状態データエリアと、受信ユニット40のステータスセーブレジスタ403の内容が転送されるべき周辺状態セーブデータエリア、他のブロックのための制御データエリアの先頭アドレスをストアするネクストアドレスデータエリアとを有する。データメモリ120はさらに制御データエリアアドレスをストア領域121を有する。

【0018】以下、図2および図3に示した動作フローも参照して本マイクロコンピュータの具体的動作を詳述する。

【0019】CPUはDMAC20を起動する前に初期設定を行なう。すなわち、第1乃至第Nブロック122, 124, ..., 126をデータメモリ120に割り当て、対応するブロック制御データエリア123, 125, ..., 127に前述してデータを書込む。なお、第1乃至第(N-1)ブロック制御データエリアのDMA制御/状態データにおけるブロック継続指示情報は「継続」を指示し、第Nブロック制御データエリアのそれは「非継続」を指示しているとする。また、第1ブロック制御データエリアのネクストアドレスデータには第2ブロック制御データエリアの先頭番地が、第2ブロック制御デ

7

ータエリアのそれには第3ブロック制御データエリアの先頭番地が、そして第(N-1)ブロック制御データエリアのそれには第Nブロック制御データエリアの先頭番地が設定されるとする。制御データエリアアドレス121は第1ブロック制御データエリア123の先頭番地が設定される。CPU40はまたシリアルデータ受信ユニット40にシリアルデータ受信に必要な情報、例えばシリアル回線150のスピードを設定しシリアル受信を許可する。そして、DMAC20のネクストレジスタブロック203に第2ブロック制御データエリア125の転送回数データ、メモリアドレスデータ、DMA制御/状態データを設定し、カレントレジスタブロック202に第1ブロック制御データエリア123の転送回数データ、メモリアドレスデータ、DMA制御/状態データを設定してDMAC20を起動する。CPU10は引き続きプログラムメモリ10から命令をフェッチし実行する。

【0020】一方、起動されたDMAC20は図2に示した動作フローに従って動作する。すなわち、シリアルデータ受信ユニット40からのEOFコード受信にともなうブロック切替要求信号41がアクティブかどうか調べ(251)、データ転送要求信号42がアクティブかどうか調べる(252)。

【0021】シリアルデータ受信ユニット40も起動されており、シリアル回線150を介して送信されるシリアルデータを受信している。所定ビット数のデータを受信すると、そのデータがEOFコードか通常のデータかを調べ、信号41か又は42を発生する。

【0022】シリアルデータ受信ユニット40がデータ転送要求信号42を発生したとすると、転送制御部201はHLDRQ信号21をアクティブにしてバス60、130の使用権をCPU10に要求する(253)。CPU10は実行中のプログラム処理を一時中断し内部をホールド状態としてHLDACK信号22をDMAC20に返す。転送制御部201はアクティブレベルのHLDACK信号22を検出すると(254)、カレントレジスタブロック202のメモリアドレスをバス60、130を介してデータメモリ120に供給するとともにデータ出力指示信号25を発生してシリアルデータ受信ユニット40に受信データをバス60に出力せしめる。かくして、受信データはメモリ120内の第1ブロック122の先頭アドレスに転送される(255)。転送後、HLDRQ信号21を取下げバス使用権をCPU10に戻す。転送制御部201はカレントレジスタブロック202のメモリアドレスを更新して書き戻し、転送回数データから1つ減算して書き戻す(257)。所望なら更新したアドレスを第1ブロック122のアクセスアドレスとしてもよい。転送制御部201は減算した転送回数が零かどうか判定し(258)、零でなければステップ251に戻る。かかる処理はデータ転送要求信号42が

8

アクティブになる毎に実行される。

【0023】ブロック切替要求信号41が発生されるか又は転送回数が零なる、すなわち、第1ブロック122が受信データで満たされると、ステップ259に処理が移る。すなわち、カレントレジスタブロック202の転送回数情報と制御/状態情報とがセーブレジスタブロック204にセーブされる。転送制御部201はセーブされた制御/状態情報の中のブロック継続指示情報を判定する(260)。本説明では同情報は「継続」を指示している、ステップ261に移り、ネクストレジスタブロック203の内容がカレントレジスタブロック202にコピーされる。かくして、DMAC20は、CPU10による再設定を待つことなく、シリアルデータ受信ユニット40とメモリ120の第2ブロック124とのDMA転送を実行できる状態となる。転送制御部201はこの後、周辺セーブ信号24と割込み要求信号23を発生し、ステップ251に移行する。したがって、この後、シリアルデータ受信ユニット40がデータ転送要求信号42を発生すると、受信データは第2ブロック124に転送されることになる。

【0024】一方、周辺セーブ信号24に応答して受信制御部401はステータスレジスタ402の内容をステータスセーブレジスタ403にセーブする。

【0025】INTC30はDMAC20からの割込み要求信号23に回答してCPU10に割込み処理要求を発生する。CPU10は同要求にもとづきプログラム実行を中断し、中断したプログラム実行の再開に必要な情報をデータメモリ120のスタック領域(図示せず)に退避させ、図3の割込み処理ルーチンを実行する。

【0026】この割込み処理ルーチンにおいて、CPU10はまず受信ユニット40内のステータスセーブレジスタ132からセーブされたステータス情報を読込み(301)、受信データや受信状態にエラーが発生しているかどうかをチェックする(302)。エラーが発生しておれば、エラー処理303として、DMAC20およびデータ受信ユニット40の動作を止め、シリアルデータの送信元にデータの再送信を要求するとともにDMAC20、ユニット40の再設定を行なう。エラー発生がなければ、ステータスセーブレジスタ403の内容を第1ブロック制御データエリア123の周辺状態セーブデータエリアに転送し、DMA20のセーブレジスタブロック204の内容を同エリア123の転送回数データエリアおよびDMA制御/状態データエリアに転送する(304)。この処理のために、制御データエリアアドレス121としてデータエリア123の先頭アドレスがストアされており、同アドレスと各ブロックにおける各データエリアの予じめ定まったオフセット量とから各データエリアのアドレスが算出される。勿論、DMAC20および受信ユニット40内の各レジスタのアドレスは予じめ定まっている。そして、第1ブロック制御データ

9

エリア123のネクストアドレスデータ、すなわち第2ブロック制御データエリアの先頭アドレスが制御データエリアアドレス121として設定される。次に、第1ブロック制御データエリア123にセーブされたDMA制御/状態データのブロック継続指示情報を判定する(305)。本説明では同情報は「継続」を指示しているの
 10 10で、新たに設定された制御データエリアアドレス121と第2ブロック制御データエリア125内のネクストアドレスデータとを利用して、第3ブロック制御データエリア(図示せず)内の転送回数データ、メモリアドレスデータおよびDMA制御/状態データをDMAC20のネクストレジスタブロック203に転送する(306)。

【0027】図2に戻って、ステップ260でブロック継続指示情報が「非継続」を指示しているときは、転送制御部201はネクストレジスタブロック203の内容をカレントレジスタ202にコピーすることなく信号24と23を発生し、DMAC20はCPU10にはデータ再設定の待ち状態となりDMA転送禁止状態となる。したがって、図3に示したCPUの割込み処理ルーチンでは、ステップ305の次はステップ307に移り、第2および第3ブロック制御データエリア内の転送回数データ、メモリアドレスデータおよびDMA制御/状態データがカレントレジスタブロック202およびネクストレジスタブロック203にそれぞれ転送され、DMAC20が再起動される。

【0028】ステップ306又は307の実行後、CPU10は第1ブロック122に転送されたデータに対する処理を実行する(308)。実行後、データメモリ120から退避しておいた情報を復帰し、中断されていたプログラムを再開する。

【0029】各ブロック制御データエリアにはセーブレジスタブロック204の転送回数情報も転送されるので、上述したブロック切替がFOEコードの受信によるブロック切替要求信号41により実行された場合でも、各ブロックにいくつのデータが転送されているのか判定できる。

【0030】このように、ブロック継続指示情報を「継続」にしておけば、所定数のデータが転送されるか又はFOEコードが受信されても、DMAC20は次のブロックへのデータ転送許可状態となるので、受信オーバーランエラーが発生することを防止できる。

【0031】本マイクロコンピュータ100がシリアルデータ送信ユニットにも内蔵するときは、同ユニットのためのカレントレジスタブロック、ネクストレジスタブロックおよびセーブレジスタブロックをDMAC20内にさらに用意し、送信ユニットと受信ユニットのためのデータ転送を時分割的に実行することにより受信オーバーランエラーおよび送信アンダーランエラーの両方とも防止できる。

10

【0032】図4を参照すると、本発明の第2実施例によるマイクロコンピュータ101は、シリアルデータ受信ユニット40とローカルメモリ400との間のDMA転送を実行するDMAC20を有する。なお、図1と同一構成部は同じ番号で示して説明を省略する。DMAC20、受信ユニット40およびローカルメモリ400はローカルバス450で相互接続されている。受信ユニット40がデータ転送要求を発行すると、転送制御部201はHLDRQ信号21およびHLDACK信号22により、ローカルバス450を管理するプロセッサ(図示せず)からローカルバスの使用権を得て、受信ユニット40からローカルメモリ400へデータを転送する。

【0033】かかる構成では、図3に示したCPU10の割込み処理ルーチンがDMA転送により一時中断されることがないので、CPUの処理効率をさらに高めることができる。ローカルメモリ400もマイクロコンピュータ101の管理下にあり、ローカルバス450をDMA転送の専用バスとして用いれば、転送制御部201は信号21、22を用いることなくDMA転送を実行できる。

【0034】なお、図3の割込み処理ルーチンはプログラムメモリ110にストアされていてユーザーが比較的自由に変更できる。たとえば、エラーチェック(302)およびデータ処理(308)はすべてのブロック122、124、…、126へのデータ転送終了後に一括して実行してもよい。ただし、ステップ304乃至306はブロック継続を指示する限り実行した方が好ましい。

【0035】ところで、図3の割込み処理ルーチンの実行にあたっては、まずCPU10は中断されたプログラム実行のその時点での状態、すなわちプログラムカウンタ(PC)、プログラムステータスワード(PSW)および汎用レジスタの内容をデータメモリ120にセーブし、割込み処理ルーチンの実行後にセーブした内容を復帰してプログラムを再開させるという所謂オーバーヘッドを伴う。かかるオーバーヘッドをなくしたDMAC20からの割込み要求にもとづく処理のうちの定格的なものをマイクロコンピュータ自体があたかもハードウェアの一部として実行すれば、処理効率はさらに高まりまたユーザーのプログラム負担を軽減することができる。

【0036】そのための構成を第3実施例として図5に示す。なお、図5には本実施例では、マイクロコンピュータのCPU15とINTC30のみが示されており、その他の構成は図1と同一であるので省略している。本CPU15はマイクロプログラム制御方法を採用しており、プログラムメモリ110にストアされた各命令は対応する一連のマイクロ命令(すなわち、マイクロプログラム)を実行することによりこの機能が達成される。マイクロプログラムはユーザーからは見えないので、ユー

11

ザーにとっては完全にハードウェアの一部である。

【0037】すなわち、プログラムカウンタ(PC)151の内容はアドレスバスドライバ153を介してバス60、130に転送され、それによってプログラムメモリ110から読み出された命令はデータバッファ154を介して命令レジスタ(IR)155に一時ストアされる。IR155からの命令はデコーダ156で解読されて実行部158に供給される。実行部はマイクロプログラムメモリ1585を有し、マイクロプログラムポインタ1584に解読された命令が有するマイクロアドレスがセットされることにより、一連のマイクロ命令が読み出され実行される。実行部158はさらに算術論理演算ユニット(ALU)1581、その演算状態を一時ストアするプログラムステータスワード(PSW)1582、テンポラリレジスタ1583を有し、汎用レジスタ157とも協働して一連のマイクロ命令が実行されることにより、IR155にストアされた命令の機能が遂行される。実行部158から出力される制御信号群159は命令実行のためのシーケンスコントロール信号である。

【0038】マイクロプログラムメモリ1585には本実施例に従ってマクロサービスマイクロプログラム1586がストアされている。マクロサービスについては後で詳述する。このマクロサービスマイクロプログラム1586は、INTC30からの割り込み要求がマクロサービス要求を指定しているときに起動される。

【0039】すなわち、INTC30は、DMAC20からの割り込み要求をマクロサービスとして処理するか通常のベクタ割り込みとして処理するかを指定するフラグ33を有している。フラグ33がセットされたときはマクロサービスが指定され、クリアされたときにはベクタ割り込みが指定される。INTC30は、割り込み要求を受けると、実行部158に割り込み処理要求信号31を発生するとともに割り込みモード情報32-1をIR155にストアする。さらにベクタ番号情報32-2を実行部158に供給する。割り込みモード情報32-1を解読した結果、ベクタ割り込みが指定されておれば、ベクタ番号情報32-2から割り込み処理ルーチンの先頭番地を得、PC151、PSW1582、汎用レジスタ157の内容をデータメモリ120にセーブして、PCに上記先頭番地を設定して割り込み処理ルーチンを実行する。一方、割り込みモード情報32-1がマクロサービスを指定しているときは、ベクタ番号32-2からマクロサービスマイクロプログラム1582の先頭マイクロアドレスを得、これをポインタ1584に設定してマイクロプログラムを実行する。このとき、PC151、PSW1582、汎用レジスタ157の内容はセーブされずにそのままの状態とされ、かつそれらの内容の更新は禁止される。

【0040】次に、動作につき詳述する。CPU15は図1で述べたようにプログラムメモリ110にストアさ

12

れたプログラムを実行することによりデータメモリ120、シリアルデータ受信ユニット40およびDMAC20に初期設定を実行する。ただし、本実施例では、DMA制御/状態情報としてマクロサービスの後に続けてCPU15をベクタ割り込み処理に移行させるベクタ割り込み要求指定情報も含まれている。本説明では、第1乃至第(N-1)ブロックではベクタ割り込み要求は指定されず、第Nブロックで指定されている。また、第1乃至第(N-1)ブロックではブロック継続指定情報は「継続」となっており、第Nブロックでは「非継続」となっている。さらに本実施例では上記初期設定時にINTC30のフラグ33はセットされる。かかる初期設定後、CPU15は引き続きプログラムメモリ110から命令フェッチして実行する。

【0041】一方、DMAC20は図2で示したフローに従って動作しており、所定ビット数のデータが受信される毎に同データは受信ユニット40からデータメモリ120の第1ブロック122にDMA転送される。そして、カレントレジスタブロック202の転送回数データが零となるか又はFOFコードが受信されると、本説明では、カレントレジスタ202の転送回数データおよび制御/状態データがセーブレジスタブロック204にセーブされ、ネクストレジスタブロック203の内容がカレントレジスタブロック202にコピーされる(図の259乃至261)、その後、周辺セーブ指示信号24が発生されるとともに割り込み要求信号23が発生される。

【0042】フラグ33がセットされているので、INTC30は割り込み要求信号23に応答してマクロサービスモード指定情報32-1をIR155に転送する。かくして、マクロサービスマイクロプログラムがPC151、PSW1582、汎用レジスタ157の内容をセーブすることなくそのままにした状態で起動される。このマクロサービスマイクロプログラムのフローチャートが図6に示されている。すなわち、データメモリ120の制御データエリアアドレス121の値を使ってステータスセーブレジスタ403の内容とDMAC20のセーブレジスタブロック204の内容が第1ブロック制御データエリア123の対応する領域にそれぞれ転送される(601)。セーブされたDMA制御/状態データのうちのブロック継続指示情報がチェックされる(602)。本説明では「継続」指示となっているので、第1ブロック制御データエリア123のネクストアドレスデータがエリアアドレス121として設定され(603)、同アドレスと第2ブロック制御データエリア125のネクストアドレスデータ2を利用して、第3ブロック制御データエリアの転送回数データ、メモリアドレスデータおよびDMA制御/状態データがDMAC20のネクストレジスタブロック203に転送される(604)。この後、第1ブロック制御データエリア123に転送されたDMA制御/状態データのうちのベクタ割り

13

み要求指示情報がチェックされる(605)。本説明では、ベクタ割込み要求をしないので、マクロサービスを終了する。

【0043】マクロサービスが終了すると、PC151、PSW1582、汎用レジスタ157の更新が許可され、中断されたプログラムの実行が再開される。プログラムの中断および再開にともなうオーバーヘッドが生じないので、CPUの処理効率はさらに高まる。

【0044】上記ステップ602で「非継続」が指定されておれば、ステップ605に移行する。このステップでベクタ割込み要求が指定されておれば、フラグ33がクリアされ(606)、マクロサービスを終了する。

【0045】フラグ33がクリアされることにより、INTC30はベクタ割込みモードコード32-1を再度IR/55に設定し、この結果、ユーザープログラムによる割込みルーチンが起動される。

【0046】この割込みルーチンによる処理は、各ブロックに対応するブロック継続指示情報および/又はベクタ割込み要求指示情報に応じて様々な処理が考えられる。本説明では、第Nブロック126へのデータ転送後に、ベクタ割込みが起動されるので、その割込み処理ルーチンで、各ブロックでの周辺状態セーブデータにもとづくエラーチェックおよび各データに対する処理が一括して実行される。

【0047】このように、本実施例によれば、DMAC20とデータメモリ120間の必要なデータ転送がマイクロプログラムによるマクロサービスとしてマイクロコンピュータのハードウェアの一部として実行されるので、データ処理の実行効率がさらに高まり、かつユーザーに対しプログラム作成の負担を軽減することができる。

14

【0048】本実施例においても、図4に従ってDMAC20が受信ユニット40とローカルメモリ400との間のDMA転送を実行させることができる。

【0049】

【発明の効果】以上のとおり、本発明によれば、DMA転送のブロックの切り替えを数クロックという非常に高速に実行できて転送禁止期間が極めて短縮化でき、DMA転送要求の発行期間が短い場合にも対処することができる。

【0050】本発明は上記実施例に限定されず、適宜変更できることは明らかである。例えば、ネクストレジスタブロック203をカレントレジスタブロック202にコピーする代わりに、転送制御部201が参照すべきレジスタをマルチプレクサでネクストレジスタブロック203となるように切替てもよい。このとき、次の情報はレジスタブロック202にロードされ、これがネクストレジスタブロックとなる。

【図面の簡単な説明】

【図1】本発明の第1実施例によるマイクロコンピュータを用いたシステムブロック図である。

【図2】図1で示したDMACの動作フローチャートである。

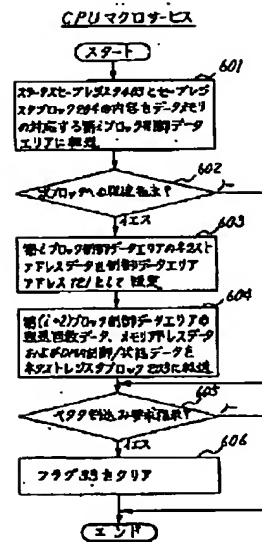
【図3】図1で示したマイクロコンピュータの割込み処理ルーチンの一例を示すフローチャートである。

【図4】本発明の第2実施例によるシステムブロック図である。

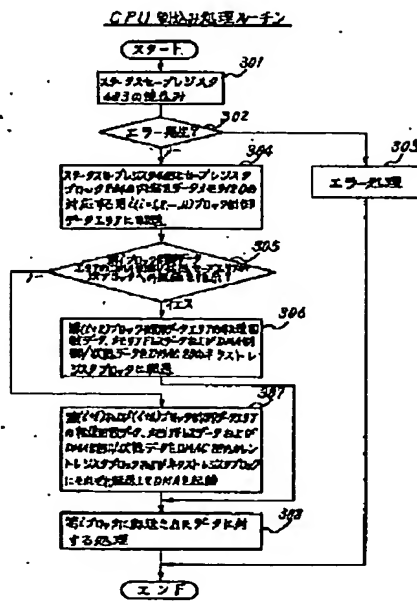
【図5】本発明の第3実施例によるマイクロコンピュータのCPUを示すブロック図である。

【図6】図5で示したCPUのマクロサービスマイクロプログラムのフローチャートである。

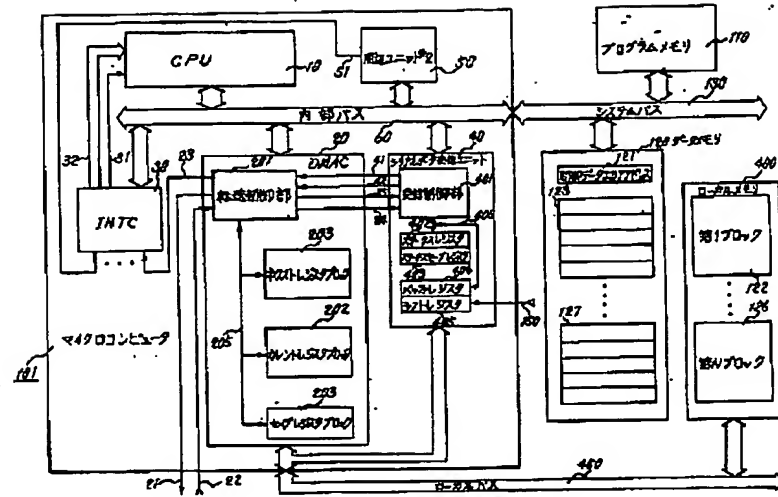
【図 6】



【图 3】



【图4】



【例 5】

